

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020000002025 A
 (43)Date of publication of application: 15.01.2000

(21)Application number: 1019980022564
 (22)Date of filing: 16.06.1998

(71)Applicant: SAMSUNG ELECTRONICS
 CO., LTD.
 (72)Inventor: KIM, HYEON GWON

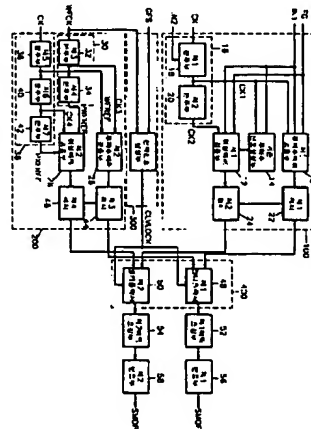
(51)Int. Cl. G11B 19/02

(54) APPARATUS AND METHOD OF CONTROLLING DISC SPINDLE MOTOR

(57) Abstract:

PURPOSE: An apparatus and a method of controlling disc spindle motor is provided to reduce an access time in long track jump and disc deflection, by controlling an angle velocity and a line velocity of the spindle motor.

CONSTITUTION: A disc spindle motor controlling equipment and method that decrease an access time in case of jumping a long distance of tracks and happening a big fault of a disc, is proposed. The controlling equipment that transacts the controlling method of the disc spindle motor, contains a stable controlling part of an angle velocity, a stable controlling part of a line velocity, a selection part as its characteristics. The controlling part of the angle velocity detects responses of the standard clocks, based on the first error of the inputted frequencies and the first error of the phases from the disc spindle motor. The stable controlling part of a line velocity detects responses of the standard clocks, based on the second error of the inputted frequencies and the second error of the phases about that clock signal of frame synchronization inputted from the modulation part. The selection part selects one of the first errors or the second ones about frequencies or phases and in according to selection signals. Based on this method, the disc spindle motor controlling equipment controls an angle velocities and line velocities in according to the output of selection part, there is a merit that the access time is improved while jumping a long distance of tracks and happening a big fault of a disc.



COPYRIGHT 2000 KIPO

Legal Status

Best Available Copy

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁹
G11B 19/02

(11) 공개번호 특2000-0002025
(43) 공개일자 2000년01월15일

(21) 출원번호	10-1998-0022564
(22) 출원일자	1998년06월16일
(71) 출원인	삼성전자 주식회사 윤종용 경기도 수원시 팔달구 매탄3동 416
(72) 발명자	김현권
(74) 대리인	서울특별시 서초구 양재1동 10-11 황금빌라 301호 권석훈, 권용남, 이영필

심사청구 : 없음

(54) 디스크 스피를 모터 제어장치 및 제어방법

요약

긴 트랙 점프시와 디스크에 큰 결함이 있을 경우에도 액세스 시간을 줄일 수 있는 디스크 스피를 모터 제어장치 및 제어방법이 개시된다. 상기 디스크 스피를 모터 제어방법을 수행하는 상기 디스크 스피를 모터 제어장치는, 일정 각속도 제어부와, 일정 선속도 제어부, 및 선택부를 구비하는 것을 특징으로 한다. 상기 일정 각속도 제어부는, 디스크 스피를 모터로부터 입력되는 주파수 신호의 제1주파수 에러 및 제1위상 에러를 초기값을 기준으로 하여 기준 물력에 응답하여 각각 검출한다. 상기 일정 선속도 제어부는, 복조부로부터 입력되는 프레임 싱크 클럭신호의 제2주파수 에러 및 제2위상 에러를 상기 기준 물력에 응답하여 각각 검출한다. 상기 선택부는 선택신호에 응답하여 상기 제1 및 제2주파수 에러중 하나를 선택하고 상기 제1 및 제2위상 에러중 하나를 선택하여 각각 출력한다. 이에 따라 상기 디스크 스피를 모터 제어장치에서는, 상기 선택부의 출력에 상응하여 상기 디스크 스피를 모터의 일정 각속도와 일정 선속도가 병행하여 제어됨으로써 긴 트랙 점프시와 디스크에 큰 결함이 있을 경우에도 액세스 시간이 개선되는 장점이 있다.

도표

도1

발명서

도면의 간단한 설명

도 1은 본 발명에 따른 디스크 스피를 모터 제어장치의 바람직한 일실시예의 블록도
도 2는 도 1에 도시된 장치에서 수행되는 디스크 스피를 모터 제어방법의 개략적인 타이밍도

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 디지털 비디오 디스크(DVD:Digital Video Disk) 롬(ROM) 또는 콤팩트 디스크(CD:Compact Disk) 롬등과 같은 디스크 스피를 모터(Disk Spindle Motor)를 사용하는 시스템에 관한 것으로, 특히 디스크 스피를 모터 제어장치 및 제어방법에 관한 것이다.

CD-ROM, DVD-ROM등과 같은 광 디스크로부터 데이터를 고속으로 재생할 때, 종래의 일정 선속도(CLV:Constant Linear Velocity) 제어 방식을 이용하면 내주의 회전 속도가 빠르고 전력 소비가 커짐으로 인해 여러가지 문제가 야기되었다. 이를 극복하기 위해 광 대역 위상 동기 루프(wide PLL)와 버퍼 제어의 도움으로 일정한 회전수로 디스크를 회전시키는 일정 각속도(CAV:Contant Angular Velocity) 제어 방식을 같이 사용하게 되었다.

일반적으로 상기 일정 선속도 제어방식에서는 광 대역 위상 동기 루프를 사용하여 트랙 점프(Track Jump)시 액세스 시간을 줄일 수 있다. 그런데 긴 트랙 점프(Long Track Jump)시이나 디스크에 큰 결함(Defect)이 있을 경우에는, 픽업(Pick-Up)에서 읽혀지는 데이터의 속도의 변화가 커서 상기 PLL이 이를 따라가기가 힘들며 또한 상기 픽업이 이동하는 시간 동안과 상기 PLL이 락킹(Locking)된 후 소정의 시간 동안에는 스피를 모터가 비안정적인 입력신호에 의해 제어되게 된다. 이에 따라 상기 PLL도 비정상적으로 동작할 가능성이 있으며 이는 액세스 시간을 증가시키는 요인이 된다.

발명의 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자하는 기술적 과제는, 긴 트랙 점프시와 디스크에 큰 결함이 있을 경우에도 액세스 시간을 줄일 수 있는 디스크 스피ن을 모터 제어장치를 제공하는 데 있다.

본 발명이 이루고자하는 다른 기술적 과제는, 긴 트랙 점프시와 디스크에 큰 결함이 있을 경우에도 액세스 시간을 줄일 수 있는 디스크 스피ن을 모터 제어방법을 제공하는 데 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명에 따른 디스크 스피ن을 모터 제어장치는, 디스크 스피ن을 모터로부터 입력되는 주파수 신호의 제1주파수 에러 및 제1위상 에러를 초기값을 기준으로 하여 기준 클럭에 응답하여 각각 검출하는 일정 각속도 제어부, 복조부로부터 입력되는 프레임 싱크 클럭신호의 제2주파수 에러 및 제2위상 에러를 상기 기준 클럭에 응답하여 각각 검출하는 일정 선회속도 제어부, 및 선택신호에 응답하여 상기 제1 및 제2주파수 에러중 하나를 선택하고 상기 제1 및 제2위상 에러중 하나를 선택하여 각각 출력하는 선택부를 구비하고, 상기 선택부의 출력에 상응하여 상기 디스크 스피ن을 모터의 일정 각속도와 일정 선회속도를 병행하여 제어하는 것을 특징으로 한다.

또한 상기 디스크 스피ن을 모터 제어장치는, 입력신호를 상기 프레임 싱크 클럭신호에 응답하여 카운팅하여 상기 선택신호를 발생하는 선택신호 발생부, 상기 선택부로부터 출력되는 주파수 에러의 이득을 조정하는 제1이득 조정부, 상기 선택부로부터 출력되는 위상 에러의 이득을 조정하는 제2이득 조정부, 이득 조정된 상기 주파수 에러를 변조하여 출력하는 제1변조부, 및 이득 조정된 상기 위상 에러를 변조하여 출력하는 제2변조부를 더 구비한다.

바람직한 실시예에 의하면, 상기 입력신호는 디스크의 결함이 발생하거나 긴 트랙점프시 역티브되고 상기 입력신호가 역티브될 때 상기 선택신호가 역티브된다. 상기 선택신호가 역티브될 때는 상기 선택부가 상기 제1주파수 에러 및 제1위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 각속도가 제어된다. 또한 상기 선택신호가 역티브될 때는 상기 선택부가 상기 제2주파수 에러 및 제2위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 선회속도가 제어된다.

상기 다른 기술적 과제를 달성하기 위한 본 발명에 따른 디스크 스피ن을 모터 제어방법은, (a) 디스크 스피ن을 모터로부터 입력되는 주파수 신호의 제1주파수 에러 및 제1위상 에러를 초기값을 기준으로 하여 기준 클럭에 응답하여 각각 검출하는 단계, (b) 복조부로부터 입력되는 프레임 싱크 클럭신호의 제2주파수 에러 및 제2위상 에러를 상기 기준 클럭에 응답하여 각각 검출하는 단계, (c) 입력신호를 상기 프레임 싱크 클럭신호에 응답하여 카운팅하여 선택신호를 발생하는 단계, 및 (d) 상기 선택신호에 응답하여 상기 제1 및 제2주파수 에러중 하나를 선택하고 상기 제1 및 제2위상 에러중 하나를 선택하는 단계를 구비하고, 상기 선택되는 주파수 에러와 위상 에러에 상응하여 상기 디스크 스피ن을 모터의 일정 각속도와 일정 선회속도를 병행하여 제어하는 것을 특징으로 한다.

또한 상기 디스크 스피ن을 모터 제어방법은, (e) 상기 선택되는 주파수 에러의 이득을 조정하는 단계, (f) 상기 선택되는 위상 에러의 이득을 조정하는 단계, (g) 상기 이득 조정된 주파수 에러를 변조하여 출력하는 단계, 및 (h) 상기 이득 조정된 위상 에러를 변조하여 출력하는 단계를 더 구비한다.

바람직한 실시예에 의하면, 상기 (c) 단계의 상기 입력신호는 디스크의 결함이 발생하거나 긴 트랙점프시 역티브되고 상기 입력신호가 역티브될 때 상기 선택신호가 역티브된다. 상기 (d) 단계에서 상기 선택신호가 역티브될 때는 상기 제1주파수 에러 및 제1위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 각속도를 제어한다. 또한 상기 (d) 단계에서 상기 선택신호가 역티브될 때는 상기 제2주파수 에러 및 제2위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 선회속도를 제어한다.

이하 본 발명의 바람직한 실시예를 첨부도면을 참조하여 상세히 설명하겠다.

도 1은 본 발명에 따른 디스크 스피ن을 모터 제어장치의 바람직한 일 실시예의 블록도이고, 이는 본 발명에 따른 디스크 스피ن을 모터 제어방법에 따라 동작된다.

도 1을 참조하면, 상기 본 발명에 따른 디스크 스피ن을 모터 제어장치는, 일정 각속도 제어부(100), 일정 선회속도 제어부(200), 선택신호 발생부(300), 선택부(400), 제1 및 제2이득 조정부(52,54), 제1 및 제2변조부(56,58)를 구비한다.

상기 일정 각속도 제어부(100)은 디스크 스피ن을 모터(미도시)로부터 입력되는 주파수 신호(F₀)의 제1주파수 에러 및 제1위상 에러를 입력단자(IN1)를 통해 입력되는 초기값(CAVR)을 기준으로 하여 기준 클럭(CLK)에 응답하여 각각 검출한다. 상기 일정 선회속도 제어부(200)은 EFM 복조부(미도시)로부터 입력되는 프레임 싱크 클럭신호(WFCK)의 제2주파수 에러 및 제2위상 에러를 상기 기준 클럭(CLK)에 응답하여 각각 검출한다.

상기 선택부(400)은 선택신호(CLVLCK)에 응답하여 상기 제1 및 제2주파수 에러중 하나를 선택하고 상기 제1 및 제2위상 에러중 하나를 선택하여 각각 출력한다. 상기 선택신호 발생부(300)은 입력신호(GFS)를 상기 프레임 싱크 클럭신호(WFCK)에 응답하여 카운팅하여 상기 선택신호(CLVLCK)를 발생한다.

상기 입력신호(GFS)는 EFM의 싱크 패턴이 정확한 위치에 검출되면 "온(On)", 즉 논리 "하이"가 되는 신호로서 이는 EFM 데이터와 PLL 클럭의 동기화 일치하고 결함이 존재하지 않음을 의미한다. 상기 선택신호(CLVLCK)는 상기 입력신호(GFS)가 연속적으로 논리 "하이"로 역티브되면 이에 따라 논리 "하이"로 역티브 상태를 유지하고 상기 입력신호(GFS)가 연속적으로 논리 "로우"로 역티브되면 이에 따라 논리 "로우"로 역티브된다(도 2 참조). 일반적으로 상기 입력신호(GFS)는 디스크에 큰 결함이 발생하거나 긴 트랙점프시 논리 "로우"로 역티브되고 이에 따라 상기 선택신호(CLVLCK)이 논리 "로우"로 역티브되며, 디스크의

결합이 작거나 짧은 트랙점프시에는 실제의 데이터와 PLL 클럭의 편차가 작으므로 상기 입력신호(BFS)가 논리-로우-로 역터닝되는 구간이 짧고 이에 따라 상기 선택신호(CLVLCK)은 논리-하이-의 역터닝 상태를 유지하게 된다.

또한 상기 제1이득 조정부(52)는 상기 선택부(400)으로부터 출력되는 주파수 에러의 이득을 조정하고, 상기 제2이득 조정부(54)는 상기 선택부(400)으로부터 출력되는 위상 에러의 이득을 조정한다. 상기 제1변조부(56)는 상기 제1이득 조정부(52)에서 이득 조정된 상기 주파수 에러를 펄스폭 변조(PWM:Pulse Width Modulation)하여 출력신호(SMDF)로서 출력하고, 상기 제2변조부(58)는 상기 제2이득 조정부(54)에서 이득 조정된 상기 위상 에러를 펄스폭 변조하여 출력신호(SMOP)로서 출력한다.

상기 출력신호(SMDF) 및 상기 출력신호(SMOP)는 신호 합성부(미도시)에서 합성되어 합성된 신호가 저역통과 필터(미도시)로 출력되고, 상기 저역통과 필터는 합성된 신호의 저역성분을 필터링하여 모터 제어부(미도시)로 출력한다. 다음에 상기 모터 제어부는 저역 필터링된 신호에 상응하여 디스크 스피ن을 모터(미도시)를 제어하기 위한 신호를 스피ن을 모터로 출력한다.

따라서 상기 본 발명에 따른 디스크 스피ن을 모터 제어장치에서는, 상기 선택부(400)의 출력에 상응하여 상기 디스크 스피ن을 모터의 일정 각속도와 일정 선속도가 병행하여 제어된다. 즉, 상기 선택신호(CLVLCK)이 역터닝될 때는 상기 선택부(400)이 상기 일정 각속도 제어부(100)에서 검출된 상기 제1주파수 에러 및 제1위상 에러를 선택하여 각각 상기 제1이득 조정부(52) 및 제2이득 조정부(54)로 출력하고, 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 각속도가 제어된다. 상기 선택신호(CLVLCK)이 역터닝될 때는 상기 선택부(400)이 상기 일정 선속도 제어부(200)에서 검출된 상기 제2주파수 에러 및 제2위상 에러를 선택하여 각각 상기 제1이득 조정부(52) 및 제2이득 조정부(54)로 출력하고, 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 선속도가 제어된다. 도 2에 도 1에 도시된 장치에서 수행되는 디스크 스피ن을 모터 제어방법의 개략적인 타이밍도가 도시되어 있다.

좀더 설명하면, 상기 일정 선속도의 제어는 디스크로부터 읽어낸 데이터를 이용하여 제어하게 되므로, 디스크에 큰 결합이 발생하거나 긴 트랙점프시에는 디스크로부터 읽어낸 데이터가 불확실하여 제어가 불안정해 질 수 있으며 또한 탁월되는 데 많은 시간이 소요될 가능성이 있다. 따라서 상기 본 발명에 따른 디스크 스피ن을 모터 제어장치에서와 같이, 디스크에 큰 결합이 발생하거나 긴 트랙점프시에는 상기 선택신호(CLVLCK)를 논리-로우-로 역터닝시킴으로써 상기 일정 각속도 제어를 수행하게 하여 마이크로 콘트롤러에 의해 적절히 선택된 회전수로 제어하면 디스크로부터 읽어낸 데이터의 신뢰성에 관계없이 안정하게 디스크 스피ن을 모터를 제어할 수 있다.

또한 광 대역 위상 동기 루프(wide PLL)의 경우 선택된 배속제어시 디스크의 중심위치에서의 회전수로 설정하거나 또는 픽업의 위치에 따라 설정할 회전수로 몇단계로 나누어 설정하면 전체의 디스크의 범위가 광 대역 위상 동기 루프의 락 범위(Lock Range)에 포함되게 되므로, 디스크에 큰 결합이 발생하거나 긴 트랙점프시 락다운(Lock Down)이 발생하더라도 상기 선택신호(CLVLCK)를 빠르게 논리-하이-로 만들어 상기 일정 각속도 제어 상태로부터 다시 상기 일정 선속도 제어 상태로 되 돌아갈 수 있다.

또한 긴 트랙점프시에는 점프 직전에 점프할 위치의 RPM 속도를 미리 셋팅한 다음 점프를 시작하면, 락다운과 동시에 상기 일정 각속도 제어가 시작될 수 있으므로 점프가 끝난 시점에서는 상기 일정 선속도 제어 때와 비슷한 속도의 데이터가 디스크로부터 읽혀지게 되며, 이에 따라 PLL이 빠르게 락킹되어 점프시의 액세스 시간을 줄일 수 있다.

이하 상기 일정 각속도 제어부(100), 상기 일정 선속도 제어부(200), 및 상기 선택부(400)의 구성 및 동작을 상세히 설명하겠다.

먼저 상기 일정 각속도 제어부(100)은, 제1분주수단(16), 제1주파수 에러 검출부(10), 기준 주파수 신호 생성부(14), 제1위상 에러 검출부(12), 제1래치(22), 및 제2래치(24)로 구성된다.

상기 제1분주수단(16)은 제1분주부(18) 및 제2분주부(20)으로 구성되고, 상기 제1분주부(18)는 상기 기준 클럭(CLK)을 입력단자(IN2)를 통해 입력되는 소정값에 상응하여 제1소정 분주율로 분주하여 제1클럭(CLK1)으로서 출력하며 상기 제2분주부(20)은 상기 제1분주부(18)의 출력을 제2소정 분주율로 분주하여 상기 제2클럭(CLK2)로서 출력한다. 상기 제1 및 제2소정 분주율은 사용자에게 의해 마이크로 콘트롤러에서 설정된다.

상기 제1주파수 에러 검출부(10)는 상기 주파수 신호(F6)의 상기 제1주파수 에러를 상기 입력단자(IN1)를 통해 입력되는 상기 초기값(CAVR)을 기준으로 상기 제1클럭(CLK1)에 응답하여 검출한다. 상기 초기값(CAVR)은 사용자에게 의해 마이크로 콘트롤러에서 설정된다. 상기 기준 주파수 신호 생성부(14)는 상기 초기값(CAVR) 및 상기 제1클럭(CLK1)에 응답하여 기준 주파수 신호를 생성하여 상기 제1위상 에러 검출부(12)로 출력한다. 상기 제1위상 에러 검출부(12)는 상기 기준 주파수 신호와 상기 주파수 신호(F6)의 상기 제1위상 에러를 상기 초기값(CAVR)을 기준으로 상기 제2클럭(CLK2)에 응답하여 검출한다.

또한 상기 제1래치(22)는 상기 제1주파수 에러 검출부(10)에서 검출된 제1주파수 에러를 입력하여 래치하고 그 결과를 상기 선택부(400)으로 출력하고, 상기 제2래치(24)는 상기 제1위상 에러 검출부(12)에서 검출된 제1위상 에러를 입력하여 래치하고 그 결과를 상기 선택부(400)으로 출력한다. 이 때, 상기 제2래치(24)에 래치된 제1위상 에러는 주파수 범위로 한정되기 위해서 상기 제1래치(22)에 래치된 제1주파수 에러에 응답하여 상기 선택부(400)으로 출력된다. 이는 주파수 제어 범위의 특정 범위 이내에서만 위상 에러를 출력하고, 주파수 제어 범위가 많이 벗어나 있으면 위상 에러가 무의미하여 위상 에러를 출력시키지 않도록 하기 위함이다.

다음에 상기 일정 선속도 제어부(200)은, 제2분주수단(30), 제3분주수단(36), 제2주파수 에러 검출부(26), 제2위상 에러 검출부(28), 제3래치(44), 및 제4래치(46)로 구성된다.

상기 제2분주수단(30)은 제3분주부(32) 및 제4분주부(34)로 구성되고, 상기 제3분주부(32)는 상기 프레임 싱크 클럭신호(WFCK)를 제3소정 분주율로 분주하여 제1프레임 싱크 클럭신호(WFREF)로서 출력하며 상기 제4분주부(34)는 상기 제3분주부(32)의 출력을 제4소정 분주율로 분주하여 제2프레임 싱크 클럭신호

(PWREF)로서 출력한다. 상기 제3 및 제4소정 분주율은 사용자에 의해 마이크로 콘트롤러에서 설정된다.

상기 제3분주단(36)은 제5분주부(38), 제6분주부(40), 및 제7분주부(42)로 구성되고, 상기 제5분주부(38)은 상기 기준 클럭(CK)을 제5소정 분주율로 분주하여 제3클럭(CK3)로서 출력하고 상기 제6분주부(40)은 상기 제5분주부(38)의 출력을 제6소정 분주율로 분주하여 제4클럭(CK4)로서 출력하며 상기 제7분주부(42)는 상기 제6분주부(40)의 출력을 제7소정 분주율로 분주하여 제5클럭(PWREF)로서 출력한다. 상기 제5, 제6, 및 제7소정 분주율은 사용자에 의해 마이크로 콘트롤러에서 설정된다.

상기 제2주파수 에러 검출부(26)는 상기 제1프레임 싱크 클럭신호(WFREF)의 제2주파수 에러를 상기 제3클럭(CK3)에 응답하여 검출하고, 상기 제2위상 에러 검출부(28)는 상기 제2프레임 싱크 클럭신호(PWREF)의 제2위상 에러를 상기 제4클럭(CK4) 및 제5클럭(PWREF)에 응답하여 검출한다.

또한 상기 제3래치(44)는 상기 제2주파수 에러 검출부(26)에서 검출된 상기 제2주파수 에러를 입력하여 래치하고 그 결과를 상기 선택부(400)으로 출력하고, 상기 제4래치(46)은 상기 제2위상 에러 검출부(28)에서 검출된 상기 제2위상 에러를 입력하여 래치하고 그 결과를 상기 선택부(400)으로 출력한다. 이 때, 상기 일정 각속도 제어부(100)에서와 마찬가지로 상기 제4래치(46)에 래치된 제2위상 에러는 주파수 범위로 한정되기 위해서 상기 제3래치(44)에 래치된 제2주파수 에러에 응답하여 상기 선택부(400)으로 출력된다.

상기 선택부(400)은 제1멀티플렉서(48) 및 제2멀티플렉서(50)으로 구성된다.

상기 제1멀티플렉서(48)는 상기 선택신호(CLVLOCK)에 응답하여 상기 일정 각속도 제어부(100)에서 검출된 상기 제1주파수 에러 및 상기 일정 선속도 제어부(200)에서 검출된 상기 제2주파수 에러중 하나를 선택하여 상기 제1이득 조정부(52)로 출력한다. 즉 상기 선택신호(CLVLOCK)이 논리 "로우"로 액티브될 때는 상기 제1멀티플렉서(48)는 상기 제1주파수 에러를 선택하여 상기 제1이득 조정부(52)로 출력하고, 상기 선택신호(CLVLOCK)이 논리 "하이"로 논액티브될 때는 상기 제1멀티플렉서(48)는 상기 제2주파수 에러를 선택하여 상기 제1이득 조정부(52)로 출력한다.

상기 제2멀티플렉서(50)는 상기 선택신호(CLVLOCK)에 응답하여 상기 일정 각속도 제어부(100)에서 검출된 상기 제1위상 에러 및 상기 일정 선속도 제어부(200)에서 검출된 상기 제2위상 에러중 하나를 선택하여 상기 제2이득 조정부(54)로 출력한다. 즉 상기 선택신호(CLVLOCK)이 논리 "로우"로 액티브될 때는 상기 제2멀티플렉서(50)는 상기 제1위상 에러를 선택하여 상기 제2이득 조정부(54)로 출력하고, 상기 선택신호(CLVLOCK)이 논리 "하이"로 논액티브될 때는 상기 제2멀티플렉서(50)는 상기 제2위상 에러를 선택하여 상기 제2이득 조정부(54)로 출력한다.

이상과 같이, 본 발명을 실시예를 들어 한정적으로 설명하였으나 이에 한정되지 않으며 본 발명의 사상의 범위 내에서 당해 분야의 통상의 지식을 가진 자에 의해 본원 발명에 대한 각종 변형이 가능함은 자명하다.

발명의 효과

결론적으로 상술한 본 발명에 따른 디스크 스피ن를 모터 제어장치 및 제어방법에서는, 디스크 스피ن를 모터의 일정 각속도와 일정 선속도가 병행하여 제어됨으로써 긴 트랙 접프시와 디스크에 큰 결함이 있을 경우에도 액세스 시간이 감소되는 장점이 있다.

(5) 청구의 범위

청구항 1

디스크 스피ن를 모터로부터 입력되는 주파수 신호의 제1주파수 에러 및 제1위상 에러를 초기값을 기준으로 하여 기준 클럭에 응답하여 각각 검출하는 일정 각속도 제어부;

복조부로부터 입력되는 프레임 싱크 클럭신호의 제2주파수 에러 및 제2위상 에러를 상기 기준 클럭에 응답하여 각각 검출하는 일정 선속도 제어부; 및

선택신호에 응답하여 상기 제1 및 제2주파수 에러중 하나를 선택하고 상기 제1 및 제2위상 에러중 하나를 선택하여 각각 출력하는 선택부를 구비하고,

상기 선택부의 출력에 상응하여 상기 디스크 스피ن를 모터의 일정 각속도와 일정 선속도를 병행하여 제어하는 것을 특징으로 하는 디스크 스피ن를 모터 제어장치.

청구항 2

제1항에 있어서, 상기 디스크 스피ن를 모터 제어장치는,

입력신호를 상기 프레임 싱크 클럭신호에 응답하여 카운팅하여 상기 선택신호를 발생하는 선택신호 발생부;

상기 선택부로부터 출력되는 주파수 에러의 이득을 조정하는 제1이득 조정부;

상기 선택부로부터 출력되는 위상 에러의 이득을 조정하는 제2이득 조정부;

이득 조정된 상기 주파수 에러를 변조하여 출력하는 제1변조부; 및

이득 조정된 상기 위상 에러를 변조하여 출력하는 제2변조부를 더 구비하는 것을 특징으로 하는 디스크 스피ن를 모터 제어장치.

청구항 3

제2항에 있어서, 상기 입력신호는 디스크의 결함이 발생하거나 긴 트랙점포시 역티브되고 상기 입력신호가 역티브될 때 상기 선택신호가 역티브되는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 4

제1항에 있어서, 상기 선택신호가 역티브될 때는 상기 선택부가 상기 제1주파수 에러 및 제1위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن들 모터의 상기 일정 각속도가 제어되는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 5

제1항에 있어서, 상기 선택신호가 역티브될 때는 상기 선택부가 상기 제2주파수 에러 및 제2위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن들 모터의 상기 일정 전속도가 제어되는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 6

제1항에 있어서, 상기 일정 각속도 제어부는,

상기 기준 클럭을 소정값에 상응하여 분주하고 분주된 기준 클럭을 제1 및 제2클럭으로서 출력하는 제1분주수단;

상기 주파수 신호의 상기 제1주파수 에러를 상기 초기값을 기준으로 상기 제1클럭에 응답하여 검출하는 제1주파수 에러 검출부;

상기 초기값 및 상기 제1클럭에 응답하여 기준 주파수 신호를 생성하는 기준 주파수 신호 생성부; 및

상기 기준 주파수 신호와 상기 주파수 신호의 상기 제1위상 에러를 상기 초기값을 기준으로 상기 제2클럭에 응답하여 검출하는 제1위상 에러 검출부를 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 7

제6항에 있어서, 상기 일정 각속도 제어부는,

상기 제1주파수 에러를 래치하는 제1래치; 및

상기 제1위상 에러를 래치하는 제2래치를 더 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 8

제6항에 있어서, 상기 제1분주수단은,

상기 기준 클럭을 제1소정 분주율로 분주하여 상기 제1클럭으로서 출력하는 제1분주부; 및

상기 제1분주부의 출력을 제2소정 분주율로 분주하여 상기 제2클럭으로서 출력하는 제2분주부를 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 9

제1항에 있어서, 상기 초기값은 사용자에게 의해 설정되는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 10

제8항에 있어서, 상기 제1 및 제2소정 분주율은 사용자에게 의해 설정되는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 11

제1항에 있어서, 상기 일정 전속도 제어부는,

상기 프레임 싱크 클럭신호를 소정값에 상응하여 분주하고 분주된 프레임 싱크 클럭신호를 제1 및 제2프레임 싱크 클럭신호로서 출력하는 제2분주수단;

상기 기준 클럭을 소정값에 상응하여 분주하고 분주된 기준 클럭을 제3, 제4, 및 제5클럭으로서 출력하는 제3분주수단;

상기 제1프레임 싱크 클럭신호의 상기 제2주파수 에러를 상기 제3클럭에 응답하여 검출하는 제2주파수 에러 검출부; 및

상기 제2프레임 싱크 클럭신호의 상기 제2위상 에러를 상기 제4 및 제5클럭에 응답하여 검출하는 제2위상 에러 검출부를 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 12

제11항에 있어서, 상기 일정 전속도 제어부는,

상기 제2주파수 에러를 래치하는 제3래치; 및

상기 제2위상 에러를 래치하는 제4래치를 더 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어장치.

청구항 13

제11항에 있어서, 상기 제2분주수단은,

상기 프레임 싱크 클럭신호를 제3소정 분주율로 분주하여 상기 제1프레임 싱크 클럭신호로서 출력하는 제3분주부; 및

상기 제3분주부의 출력을 제4소정 분주율로 분주하여 상기 제2프레임 싱크 클럭신호로서 출력하는 제4분주부를 구비하는 것을 특징으로 하는 디스크 스피ن을 모터 제어장치.

청구항 14

제13항에 있어서, 상기 제3 및 제4소정 분주율은 사용자에게 의해 설정되는 것을 특징으로 하는 디스크 스피ن을 모터 제어장치.

청구항 15

제11항에 있어서, 상기 제3분주수단은,

상기 기준 클럭을 제5소정 분주율로 분주하여 상기 제3클럭으로서 출력하는 제5분주부;

상기 제5분주부의 출력을 제6소정 분주율로 분주하여 상기 제4클럭으로서 출력하는 제6분주부; 및

상기 제6분주부의 출력을 제7소정 분주율로 분주하여 상기 제5클럭으로서 출력하는 제7분주부를 구비하는 것을 특징으로 하는 디스크 스피ن을 모터 제어장치.

청구항 16

제15항에 있어서, 상기 제5, 제6, 및 제7소정 분주율은 사용자에게 의해 설정되는 것을 특징으로 하는 디스크 스피ن을 모터 제어장치.

청구항 17

(a) 디스크 스피ن을 모터로부터 입력되는 주파수 신호의 제1주파수 에러 및 제1위상 에러를 초기값을 기준으로 하여 기준 클럭에 응답하여 각각 검출하는 단계;

(b) 복조부로부터 입력되는 프레임 싱크 클럭신호의 제2주파수 에러 및 제2위상 에러를 상기 기준 클럭에 응답하여 각각 검출하는 단계;

(c) 입력신호를 상기 프레임 싱크 클럭신호에 응답하여 카운팅하여 선택신호를 발생하는 단계; 및

(d) 상기 선택신호에 응답하여 상기 제1 및 제2주파수 에러 중 하나를 선택하고 상기 제1 및 제2위상 에러 중 하나를 선택하는 단계를 구비하고,

상기 선택되는 주파수 에러와 위상 에러에 상응하여 상기 디스크 스피ن을 모터의 일정 각속도와 일정 선속도를 병행하여 제어하는 것을 특징으로 하는 디스크 스피ن을 모터 제어방법.

청구항 18

제17항에 있어서, 상기 디스크 스피ن을 모터 제어방법은,

(e) 상기 선택되는 주파수 에러의 이득을 조정하는 단계;

(f) 상기 선택되는 위상 에러의 이득을 조정하는 단계;

(g) 상기 이득 조정된 주파수 에러를 변조하여 출력하는 단계; 및

(h) 상기 이득 조정된 위상 에러를 변조하여 출력하는 단계를 더 구비하는 것을 특징으로 하는 디스크 스피ن을 모터 제어방법.

청구항 19

제17항에 있어서, 상기 (c) 단계의 상기 입력신호는 디스크의 결함이 발생하거나 긴 트랙점프시 액티브되고 상기 입력신호가 액티브될 때 상기 선택신호가 액티브되는 것을 특징으로 하는 디스크 스피ن을 모터 제어방법.

청구항 20

제17항에 있어서, 상기 (d) 단계에서 상기 선택신호가 액티브될 때는 상기 제1주파수 에러 및 제1위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 각속도를 제어하는 것을 특징으로 하는 디스크 스피ن을 모터 제어방법.

청구항 21

제17항에 있어서, 상기 (d) 단계에서 상기 선택신호가 비액티브될 때는 상기 제2주파수 에러 및 제2위상 에러를 선택하여 출력하고 이에 상응하여 상기 디스크 스피ن을 모터의 상기 일정 선속도를 제어하는 것을 특징으로 하는 디스크 스피ن을 모터 제어방법.

청구항 22

제17항에 있어서, 상기 (a) 단계는,

(a1) 상기 기준 클럭을 소정값에 상응하여 분주하고 분주된 기준 클럭을 제1/및 제2클럭으로서 출력하는 단계;

(a2) 상기 주파수 신호의 상기 제1주파수 에러를 상기 초기값을 기준으로 상기 제1클럭에 응답하여 검출하는 단계;

(a3) 상기 초기값 및 상기 제1클럭에 응답하여 기준 주파수 신호를 생성하는 단계; 및

(a4) 상기 기준 주파수 신호와 상기 주파수 신호의 상기 제1위상 에러를 상기 초기값을 기준으로 상기 제2클럭에 응답하여 검출하는 단계로 이루어지는 것을 특징으로 하는 디스크 스피ن들 모터 제어방법.

청구항 23

제22항에 있어서, 상기 (a) 단계는,

(a5) 상기 제1주파수 에러를 래치하는 단계; 및

(a6) 상기 제1위상 에러를 래치하는 단계를 더 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어방법.

청구항 24

제17항에 있어서, 상기 (a) 단계의 상기 초기값은 사용자에 의해 설정되는 것을 특징으로 하는 디스크 스피ن들 모터 제어방법.

청구항 25

제17항에 있어서, 상기 (b) 단계는,

(b1) 상기 프레임 싱크 클럭신호를 소정값에 상응하여 분주하고 분주된 프레임 싱크 클럭신호를 제1 및 제2프레임 싱크 클럭신호로서 출력하는 단계;

(b2) 상기 기준 클럭을 소정값에 상응하여 분주하고 분주된 기준 클럭을 제3, 제4, 및 제5클럭으로서 출력하는 단계;

(b3) 상기 제1프레임 싱크 클럭신호의 상기 제2주파수 에러를 상기 제3클럭에 응답하여 검출하는 단계; 및

(b4) 상기 제2프레임 싱크 클럭신호의 상기 제2위상 에러를 상기 제4 및 제5클럭에 응답하여 검출하는 단계로 이루어지는 것을 특징으로 하는 디스크 스피ن들 모터 제어방법.

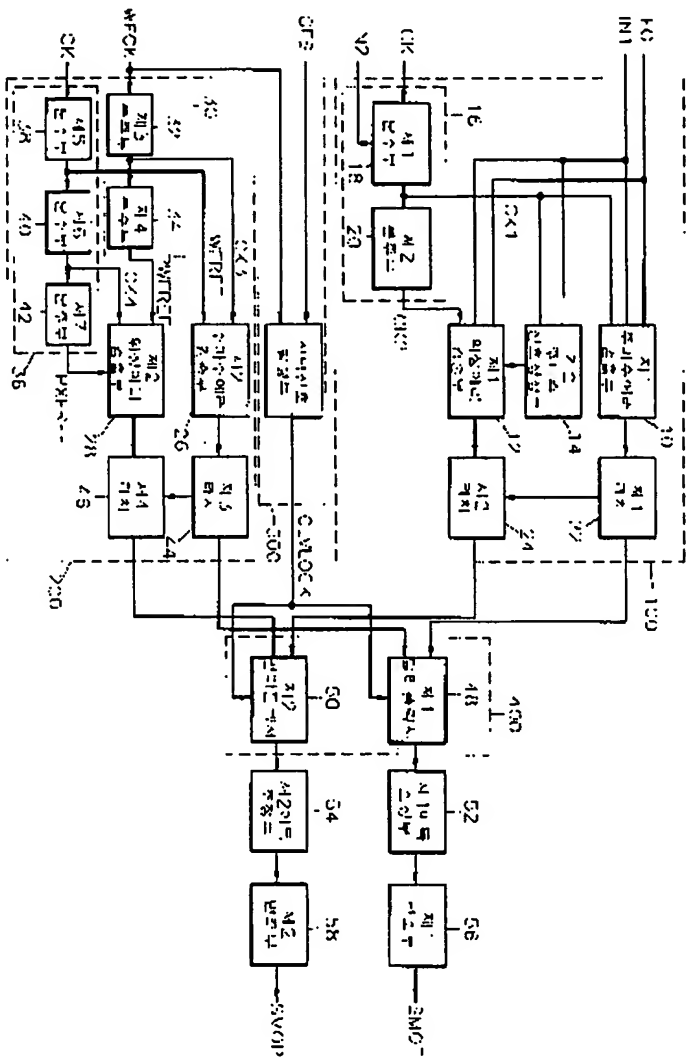
청구항 26

제25항에 있어서, 상기 (b) 단계는,

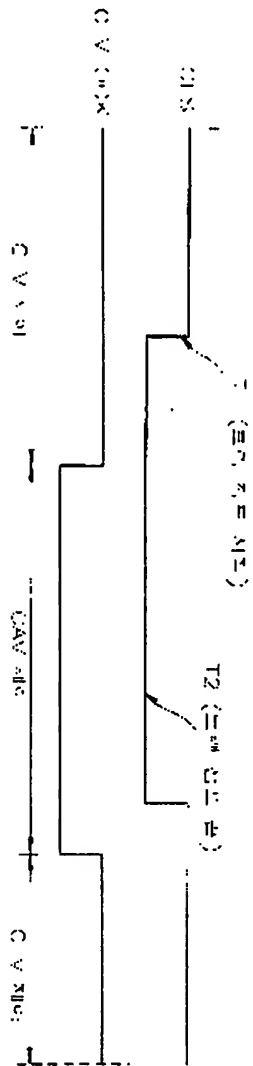
(b5) 상기 제2주파수 에러를 래치하는 단계; 및

(b6) 상기 제2위상 에러를 래치하는 단계를 더 구비하는 것을 특징으로 하는 디스크 스피ن들 모터 제어방법.

도면



5B2



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINE(S) OR MARK(S) ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.